

初審  
專利申請書件

## 中華民國專利公報 [19] [12]

[11]公告編號：485620

[44]中華民國 91 年 (2002) 05 月 01 日  
發明

全 11 頁

[51] Int.Cl<sup>07</sup> : H01L27/14

[54]名稱：具有延伸的動態範圍之互補式金屬氧化物半導體影像感測器及其使用方法

[21]申請案號：089117437

[22]申請日期：中華民國 89 年 (2000) 08 月 29 日

[30]優先權：[31]09/426,870

[32]1999/10/26 [33]美國

[72]發明人：

羅勃 邁可 基達許 美國

[71]申請人：

柯達公司 美國

[74]代理人：陳長文 先生

1

2

[57]申請專利範圍：

1. 一種 X-Y 可定址金屬氧化物半導體 (MOS) 影像感測器，包括：  
一半導體 MOS 感測器，具有一像素排列形成 X-Y 可定址 MOS 影像感測器，該 X-Y 可定址 MOS 影像感測器具有複數個像素使得該等複數個像素內的各像素具有一光電偵測器，係具有一重設機構以調整光電偵測器電位至一預定電位位準；  
用於以重設和重設位準的量測兩者之間經歷時間量測複數個重設位準的裝置；  
一比較電路，操作連接用於測量及決定重設值差的裝置；  
一預定傳送函數組，用來識別光電偵測器的有效訊號量；  
用於從該差數決定那一傳送函數適用於累積光的光電偵測器範圍的裝置；及  
用於決定應用傳送函數於光電偵測

2. 器的電荷讀取裝置的回應裝置。
2. 如申請專利範圍第 1 項之 X-Y 可定址金屬氧化物半導體 (MOS) 影像感測器，其中該預定傳送函數組另外包括至少一第一傳送函數，即為前光電偵測器飽和函數，及一第二傳送函數，即為後光電偵測器飽和函數。
3. 如申請專利範圍第 2 項之 X-Y 可定址金屬氧化物半導體 (MOS) 影像感測器，其中該測量裝置另外包括用於測量在同排讀取期間內光電偵測器的兩重設值的裝置。
4. 如申請專利範圍第 2 項之 X-Y 可定址金屬氧化物半導體 (MOS) 影像感測器，其中裝置回應另外包括應用一系列數位相加及數位相乘的裝置。
5. 如申請專利範圍第 1 項之 X-Y 可定址金屬氧化物半導體 (MOS) 影像感測器，其中該比較裝置根據預定下限

- 比較不同的重設週期。
- 6.如申請專利範圍第1項之X-Y可定址金屬氧化物半導體(MOS)影像感測器，其中用於測量的該裝置另外包括用於測量2重設值之差數的裝置及使用此差數計算有效像素訊號量。
- 7.一種使用X-Y可定址金屬氧化物半導體MOS影像感測器於增加動態範圍的方法，包括下列步驟：
- 提供一半導體影像感測器作為X-Y成像器，該感測器具有一陣列以行與列形成的像素，包含複數個像素使得該等複數個像素內的各像素具有一光電偵測器含重設機構以便調整光電偵測器電勢至一預定電勢量；
  - 使用兩不同的重設位準的重設與測量之間所經歷時間測量複數個像素之各像素的複數個重設值；
  - 比較測量的重設位準以決定重設值之差；
  - 應用一預定傳送函數組計算差數；
  - 從應用步驟決定入射光電偵測器的光量。
- 8.如申請專利範圍第7項之方法，其中該應用步驟另外包括應用一第一傳送函數，即前光電偵測器飽和函數，及一第二傳送函數，即後光電偵測器飽和函數。
- 9.如申請專利範圍第7項之方法，其中該測量步驟另外包括在同畫面時間期間內測量光電偵測器的兩重設值。
- 10.如申請專利範圍第7項之方法，其

中該決定步驟另外包含應用一系列的數位相加及數位相乘。

圖式簡單說明：

5. 圖1為本發明的第一具體實施例的示意圖由收集造成光電偵測器散射電荷延伸動態範圍；
- 圖2a為圖1所示像素在添加光電偵測器電荷的圓柱基礎上操作說明圖，及相關定時圖；
10. 圖2b為圖1所示像素在添加光電偵測器電壓的圓柱基礎上操作說明圖，及相關定時圖；
- 圖3a顯示由圖2定時圖操作的圖1像素的一對傳送函數具有短暫浮動擴散累積時間導致直線區2有小傾斜；
- 圖3b顯示由圖2定時圖操作的圖1像素的一對傳送函數具有相當長浮動擴散累積時間導致直線區2有較大傾斜；
20. 圖4為定時圖用來說明圖5a所示的減弱訊號特性；
- 圖5a為像素斷面圖；
- 圖5b至5d為靜電圖說明所示像素的減弱訊號特性效果；
25. 圖6為定時圖用來說明圖7a所示的減弱訊號特性，
- 圖7a為像素斷面圖；
- 圖7b至7d為靜電圖說明所示像素的減弱訊號特性效果；
30. 圖8a為減弱訊區圖；
- 圖8b為延伸減弱訊區圖；及
- 圖9為取樣及保持像素的輸出圖。

(3)

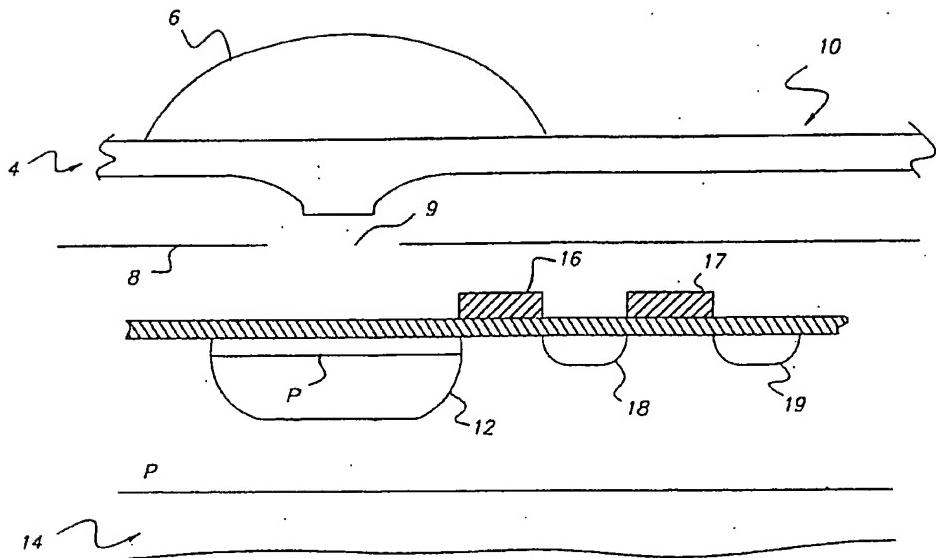


圖 1

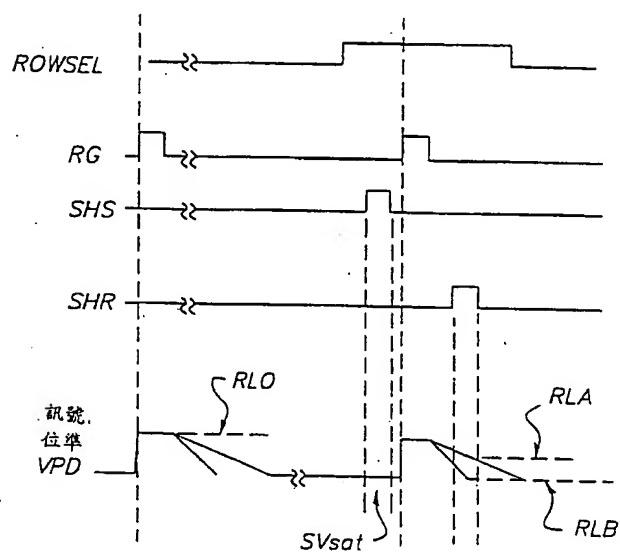


圖 4

(4)

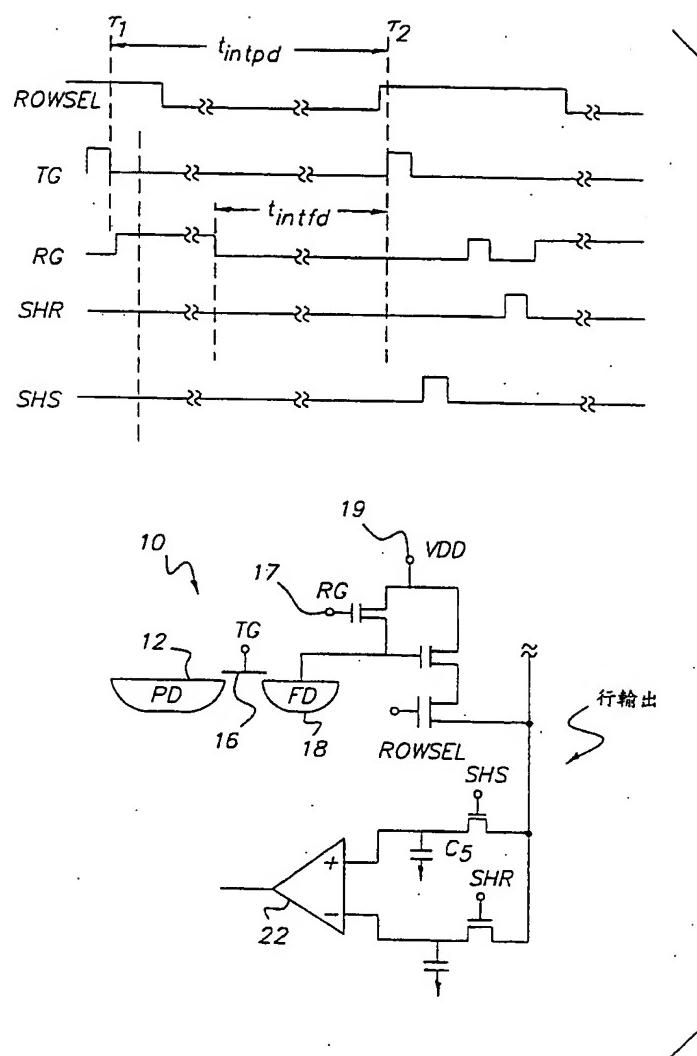


圖 2a

(5)

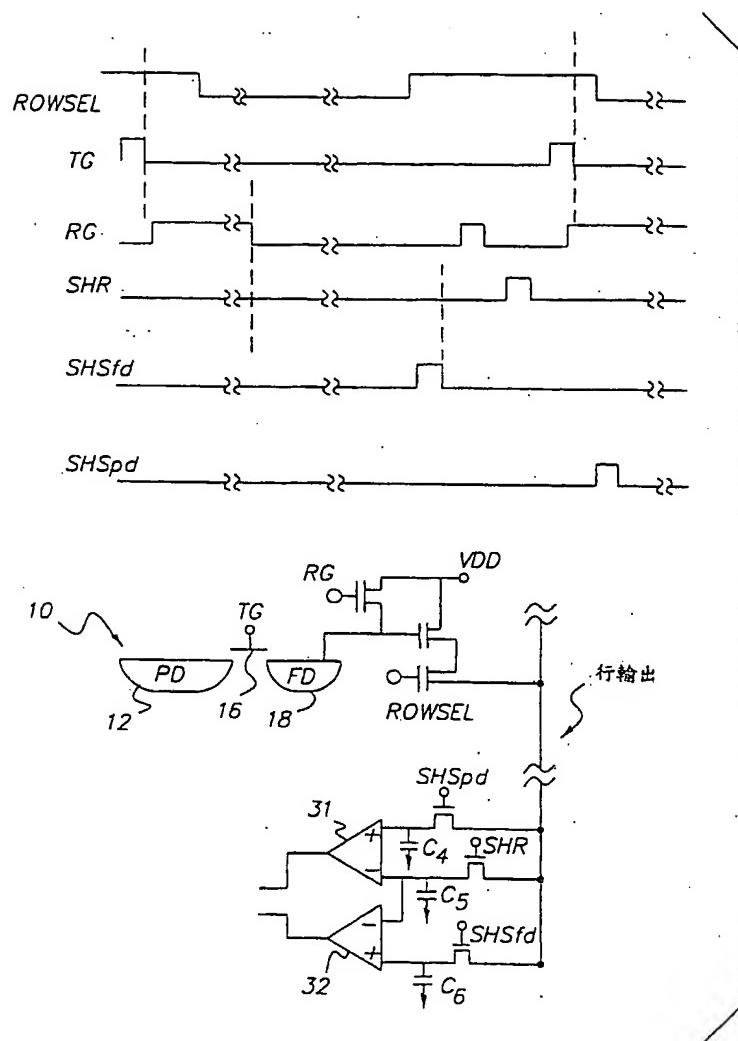


圖 2b

(6)

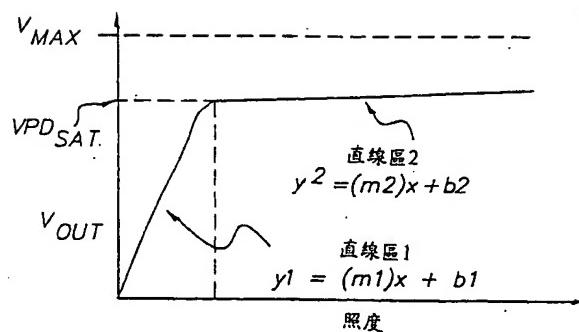


圖 3a

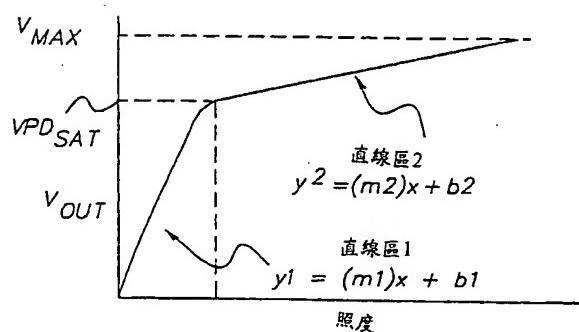


圖 3b

(7)

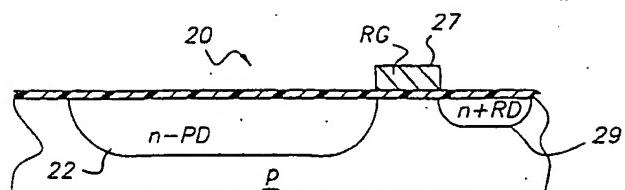


圖 5a

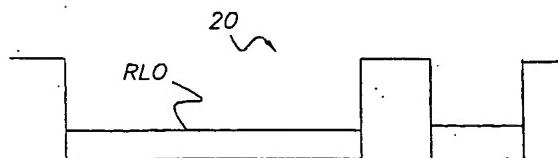


圖 5b

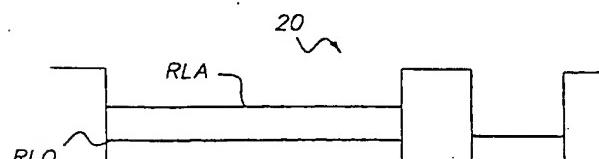


圖 5c

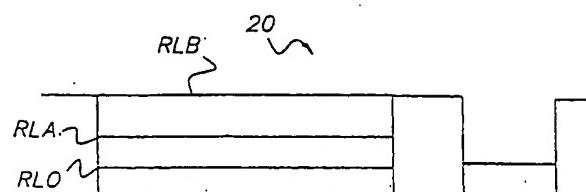


圖 5d

(8)

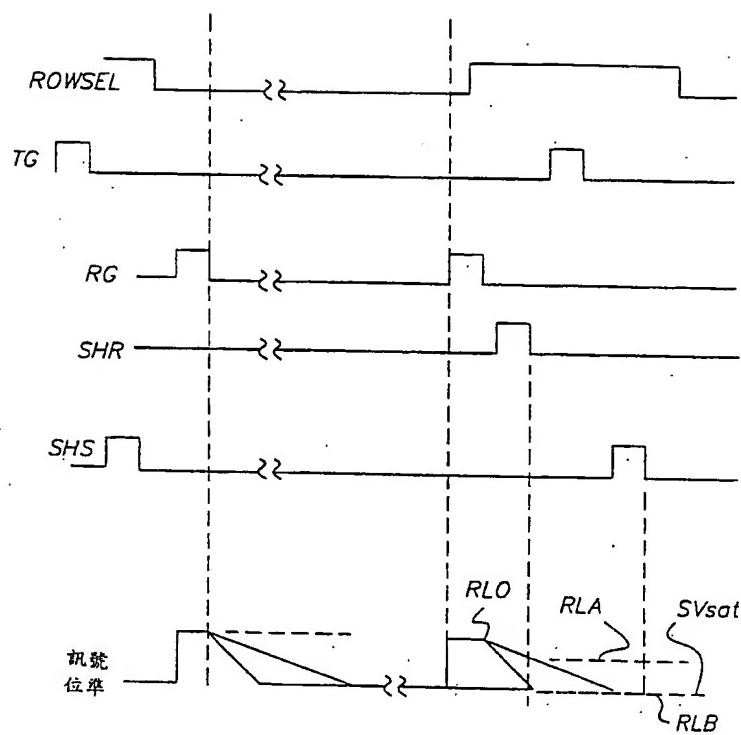


圖 6

(9)

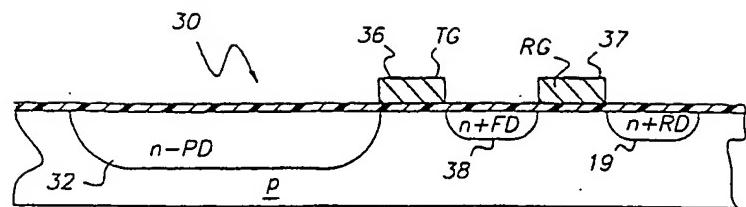


圖 7a

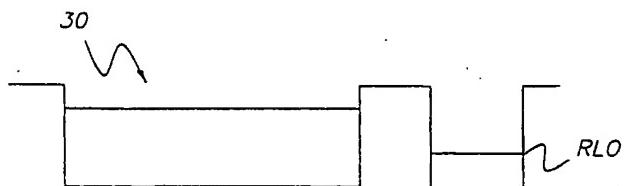


圖 7b

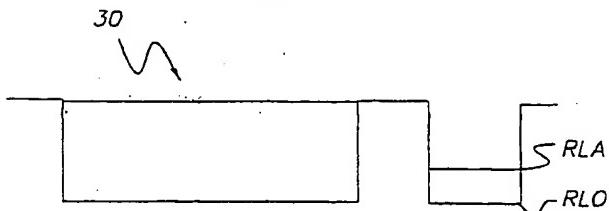


圖 7c

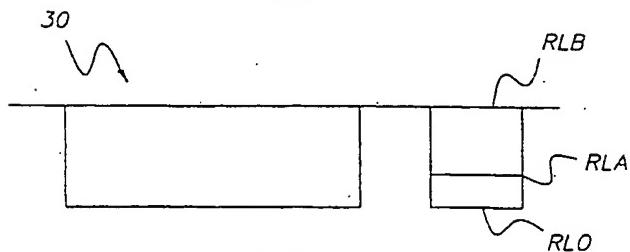


圖 7d

(10)

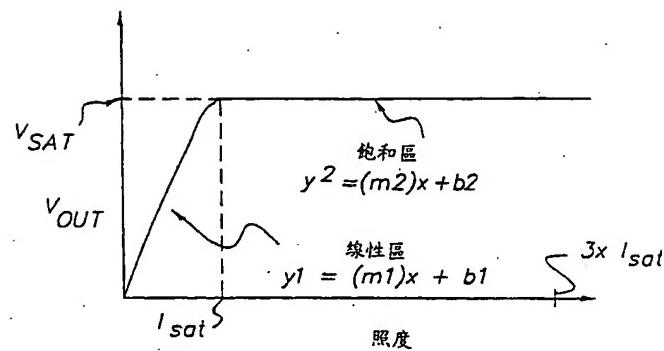


圖 8a

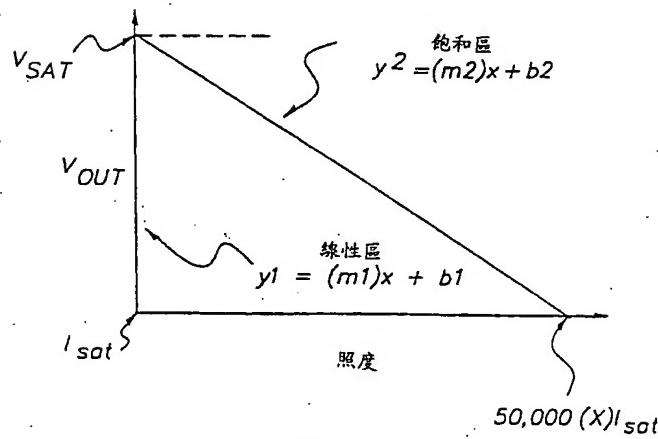


圖 8b

(11)

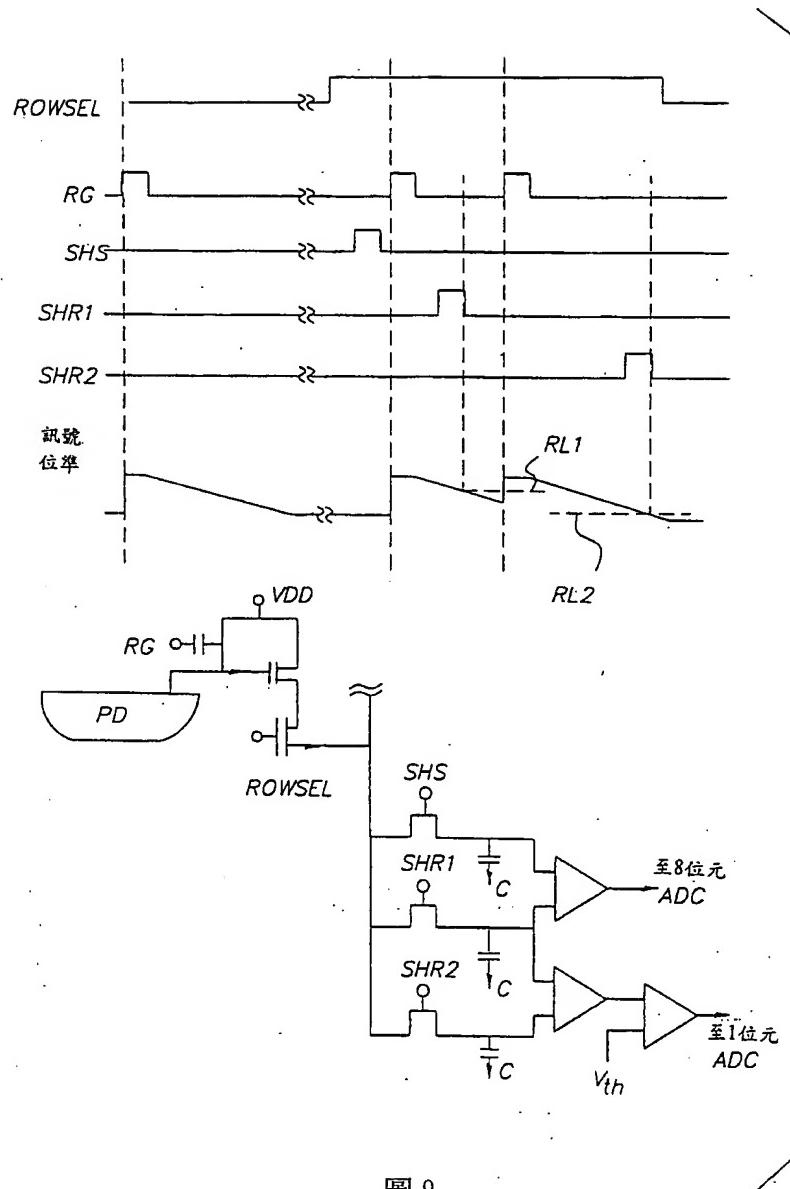


圖 9